

## MULTI-CHANNEL SIGNAL PROCESSOR

Patent number: JP2000217197

Publication date: 2000-08-04

Inventor: TAKAHAMA KOJI

Applicant: ONKYO KK

Classification:

- international: H04S1/00; H04S3/00; H04S7/00; H04S1/00; H04S3/00;  
H04S7/00; (IPC1-7): H04S3/00; H04S1/00

- european:

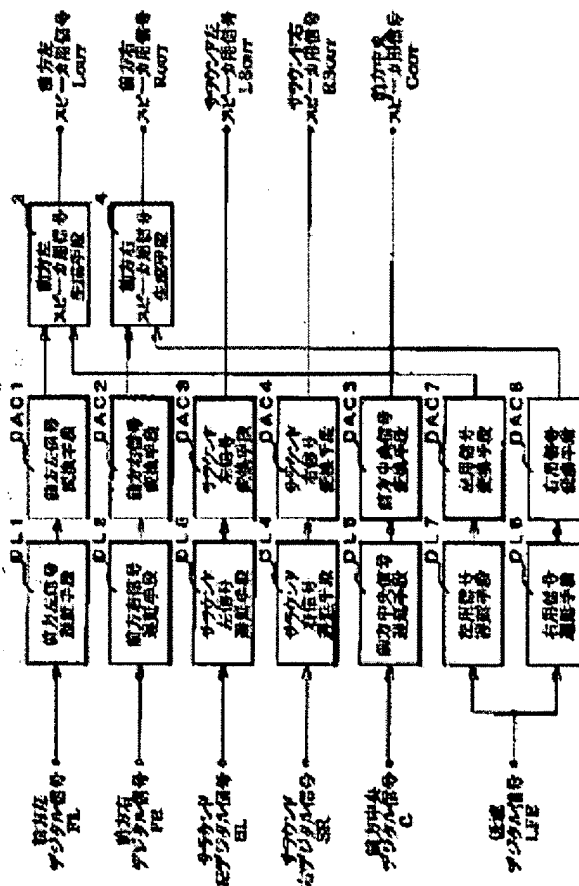
Application number: JP19990015664 19990125

Priority number(s): JP19990015664 19990125

Report a data error here

### Abstract of JP2000217197

**PROBLEM TO BE SOLVED:** To obtain a multi-channel signal processor where arrival time can properly compensated, depending on the arrangement of speakers and deterioration in signal accuracy and increase in noise are not caused. **SOLUTION:** A low-frequency signal extracted from a signal given to a speaker, whose low-frequency reproduction capability is not enough is given to a speaker with a sufficient low frequency reproduction capability for reproducing the low frequency component, depending on the type of the speaker in use and the use of the speaker. In this case, the signal is separated into a left digital signal and a right digital signal, and digital delay processing is applied to each of them independently and are converted respectively into a left analog signal and a right analog signal. The analog signals are summed. Thus, a proper output can be obtained depending on the capability and number of the speakers in use. Moreover, deviation in the arrival time, deterioration in the signal accuracy and increase in noise can be prevented.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-217197

(P2000-217197A)

(43) 公開日 平成12年8月4日 (2000.8.4)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 4 S 3/00		H 0 4 S 3/00	Z 5 D 0 6 2
1/00		1/00	K

審査請求 未請求 請求項の数 8 O L (全 21 頁)

(21) 出願番号 特願平11-15664

(22) 出願日 平成11年1月25日 (1999.1.25)

(71) 出願人 000000273

オンキヨー株式会社

大阪府寝屋川市日新町2番1号

(72) 発明者 ▲高▼濱 孝司

大阪府寝屋川市日新町2番1号 オンキョ

一株式会社内

(74) 代理人 100092956

弁理士 古谷 栄男 (外3名)

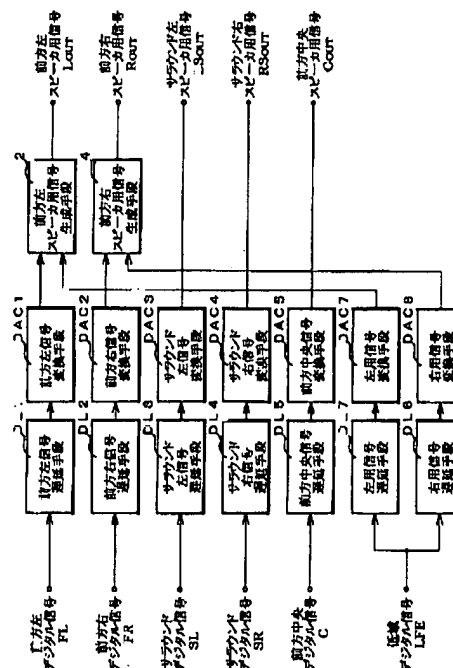
Fターム(参考) 5D062 CC11 CC15 CC16

(54) 【発明の名称】 多チャンネル信号処理装置

(57) 【要約】

【課題】 スピーカの配置に応じた適切な到達時間補償を行うことができ、信号精度の低下、ノイズの増加を生じない多チャンネル信号処理装置を提供することを目的とする

【解決手段】 使用するスピーカの種類やスピーカ使用の有無に応じて、低域再生能力の十分でないスピーカに与える信号から抽出した低域信号を、低域再生能力のあるスピーカに与えて低域を再生することができるようにしている。また、その際に、左用デジタル信号と右用デジタル信号に分離して、それぞれの信号につき独立してデジタルによる遅延処理を施した後、左用アナログ信号と右用アナログ信号に変換している。さらに、アナログ信号として加算処理を行うようにしている。したがって、使用するスピーカの能力、個数に応じて、適切な出力を得ることができる。また、到達時間のずれ、信号精度の低下、ノイズの増大を防止することができる



【特許請求の範囲】

【請求項1】少なくとも前方左デジタル信号、前方右デジタル信号、低域デジタル信号を受けて、少なくとも前方左スピーカ、前方右スピーカによってこれらを再生するためのアナログ信号を生成する多チャンネル信号処理装置において、  
前方左デジタル信号に対し、デジタル処理による遅延処理を施す前方左信号遅延手段と、  
前方左信号遅延手段の出力を、アナログ信号に変換して前方左アナログ信号を出力する前方左信号変換手段と、  
前方右デジタル信号に対し、デジタル処理による遅延処理を施す前右左信号遅延手段と、  
前方右信号遅延手段の出力を、アナログ信号に変換して前方右アナログ信号を出力する前方右信号変換手段と、  
低域デジタル信号から前方左スピーカ用に分離した左用低域デジタル信号に対し、デジタル処理による遅延処理を施す左用信号遅延手段と、  
左用信号遅延手段の出力を、アナログ信号に変換して左用低域アナログ信号を出力する左用信号変換手段と、  
低域デジタル信号から前方右スピーカ用に分離した右用低域デジタル信号に対し、デジタル処理による遅延処理を施す右用信号遅延手段と、  
右用信号遅延手段の出力を、アナログ信号に変換して右用低域アナログ信号を出力する右用信号変換手段と、  
前方左信号変換手段からの前方左アナログ信号に、左用信号変換手段からの出力信号を加えて、前方左スピーカ用アナログ信号を生成する前方左スピーカ用信号生成手段と、  
前方右信号変換手段からの前方右アナログ信号に、右用信号変換手段からの出力信号を加えて、前方右スピーカ用アナログ信号を生成する前方右スピーカ用信号生成手段と、  
を備えた多チャンネル信号処理装置。

【請求項2】請求項1の多チャンネル信号処理装置において、  
当該信号処理装置は、少なくとも前方左デジタル信号、前方右デジタル信号、低域デジタル信号、サラウンド左デジタル信号、サラウンド右デジタル信号を受けて、少なくとも前方左スピーカ、前方右スピーカ、低域再現能力が十分でないサラウンド左スピーカ、低域再現能力が十分でないサラウンド右スピーカによってこれらを再生するためのアナログ信号を生成するものであり、  
サラウンド左デジタル信号から低域成分を取り除いた信号に対し、デジタル処理による遅延処理を施すサラウンド左信号遅延手段と、  
サラウンド左信号遅延手段の出力を、アナログ信号に変換してサラウンド左アナログ信号を出力するサラウンド左信号変換手段と、  
サラウンド右デジタル信号から低域成分を取り除いた信号に対し、デジタル処理による遅延処理を施すサラウン

ド右信号遅延手段と、

サラウンド右信号遅延手段の出力を、アナログ信号に変換してサラウンド右アナログ信号を出力するサラウンド右信号変換手段と、を備え、

サラウンド左デジタル信号の低域成分を抽出した信号を、左用低域デジタル信号に加算して、左用信号遅延手段に与え、

サラウンド右デジタル信号の低域成分を抽出した信号を、右用低域デジタル信号に加算して、右用信号遅延手段に与えることを特徴とするもの。

【請求項3】請求項1または2の多チャンネル信号処理装置において、

当該信号処理装置は、少なくとも前方左デジタル信号、前方中央デジタル信号、前方右デジタル信号、低域デジタル信号、サラウンド左デジタル信号、サラウンド右デジタル信号を受けて、少なくとも前方左スピーカ、低域再現能力が十分でない前方中央スピーカ、前方右スピーカ、低域再現能力が十分でないサラウンド左スピーカ、低域再現能力が十分でないサラウンド右スピーカによってこれらを再生するためのアナログ信号を生成するものであり、

前方中央デジタル信号から低域成分を取り除いた信号に対し、デジタル処理による遅延処理を施す前方中央信号遅延手段と、

前方中央信号遅延手段の出力を、アナログ信号に変換して前方中央アナログ信号を出力する前方中央信号変換手段と、を備え、

前方中央デジタル信号の低域成分を抽出した信号から、前方左スピーカ用に分離した左用前方中央デジタル信号を、サラウンド左デジタル信号の低域成分を抽出した信号、左用低域デジタル信号に加算して、左用信号遅延手段に与え、

前方中央デジタル信号の低域成分を抽出した信号から、前方右スピーカ用に分離した右用前方中央デジタル信号を、サラウンド右デジタル信号の低域成分を抽出した信号、右用低域デジタル信号に加算して、右用信号遅延手段に与えることを特徴とするもの。

【請求項4】前方左デジタル信号、前方中央デジタル信号、前方右デジタル信号、サラウンド左デジタル信号、サラウンド右デジタル信号、低域デジタル信号のための、それぞれの入力ラインと、

前方左デジタル信号ラインに接続された前方左信号遅延手段と、

前方右デジタル信号ラインに接続された前方右信号遅延手段と、

サラウンド左デジタル信号ラインに接続されたサラウンド左信号遅延手段と、

サラウンド右デジタル信号ラインに接続されたサラウンド右信号遅延手段と、

前方中央デジタル信号ラインに、スイッチ手段を介して

接続された前方中央信号遅延手段と、  
 低域デジタル信号ライン、前方中央信号ラインのそれぞれに、スイッチ手段を介して接続された低域／中央信号遅延手段と、  
 前方左デジタル信号ライン、前方中央デジタル信号ライン、サラウンド左デジタル信号ラインのそれぞれに、スイッチ手段を介して接続された左用低域成分抽出手段と、  
 左用低域成分抽出手段の出力、低域デジタル信号ラインのそれぞれに、スイッチ手段を介して接続された左用信号遅延手段と、  
 前方右デジタル信号ライン、前方中央デジタル信号ライン、サラウンド右デジタル信号ラインのそれぞれに、スイッチ手段を介して接続された右用低域成分抽出手段と、  
 右用低域成分抽出手段の出力、低域デジタル信号ラインのそれぞれに、スイッチ手段を介して接続された右用信号遅延手段と、  
 前方左信号遅延手段の出力をアナログ信号に変換する前方左信号変換手段と、  
 前方右信号遅延手段の出力をアナログ信号に変換する前方右信号変換手段と、  
 サラウンド左信号遅延手段の出力をアナログ信号に変換するサラウンド左信号変換手段と、  
 サラウンド右信号遅延手段の出力をアナログ信号に変換するサラウンド右信号変換手段と、  
 前方中央信号遅延手段の出力をアナログ信号に変換する前方中央信号変換手段と、  
 低域／中央信号遅延手段の出力をアナログ信号に変換する低域／中央信号変換手段と、  
 左用信号遅延手段の出力をアナログ信号に変換する左用信号変換手段と、  
 右用信号遅延手段の出力をアナログ信号に変換する右用信号変換手段と、  
 前方左信号変換手段、前方右信号変換手段、サラウンド左信号変換手段、サラウンド右信号変換手段、前方中央信号変換手段、低域／中央信号変換手段、左用信号変換手段、右用信号変換手段からの各出力を加算して組み合わせ、前方左スピーカ用出力、前方右スピーカ用出力、サラウンド左スピーカ用出力、サラウンド右スピーカ用出力、前方中央スピーカ用出力、ウーファースピーカ用出力を生成する出力生成手段と、  
 を備えた多チャンネル信号処理装置において、  
 上記各スピーカを使用するかどうか、使用するスピーカが十分な低域再現能力を有するかどうかに基づいて、前記各スイッチ手段のオン・オフおよび出力生成手段における組み合わせを選択して、使用するスピーカに応じた適切な出力を得るようにしたことを特徴とするもの。  
 【請求項5】請求項4の多チャンネル信号処理装置において、

さらに、中央左デジタル信号、中央右デジタル信号のための、それぞれの入力ラインを備え、  
 中央左デジタル信号ラインを、スイッチ手段を介して、前方中央信号ラインまたは低域デジタル信号ラインに接続し、  
 中央左デジタル信号ラインを、スイッチ手段を介して、左用低域成分抽出手段に接続し、  
 中央右デジタル信号ラインを、スイッチ手段を介して、低域デジタル信号ラインまたは前方中央信号ラインに接続し、  
 中央右デジタル信号ラインを、スイッチ手段を介して、右用低域成分抽出手段に接続し、  
 出力生成手段に、さらに、中央左スピーカ用出力、中央右スピーカ用出力を設けたことを特徴とするもの。  
 【請求項6】請求項5の多チャンネル信号処理装置において、  
 出力生成手段は、中央左スピーカ用出力と第1のマルチソース出力を切り換え、中央右スピーカ用出力と第2のマルチソース出力を切り換えるものであることを特徴とするもの。  
 【請求項7】請求項1～6のいずれかの多チャンネル信号処理装置において、  
 左用信号変換手段の出力に可変減衰手段を設け、  
 右用信号変換手段の出力に可変減衰手段を設けたことを特徴とするもの。  
 【請求項8】少なくとも前方左デジタル信号、前方右デジタル信号、低域デジタル信号を受けて、少なくとも前方左スピーカ、前方右スピーカによってこれらを再生するためのアナログ信号を生成する多チャンネル信号処理方法において、  
 前方左デジタル信号に対し、デジタル処理による遅延処理を施した後、アナログ信号に変換して前方左アナログ信号を生成し、  
 前方右デジタル信号に対し、デジタル処理による遅延処理を施した後、アナログ信号に変換して前方右アナログ信号を生成し、  
 低域デジタル信号から前方左スピーカ用に分離した左用低域デジタル信号に対し、デジタル処理による遅延処理を施した後、アナログ信号に変換して左用低域アナログ信号を生成し、  
 低域デジタル信号から前方右スピーカ用に分離した右用低域デジタル信号に対し、デジタル処理による遅延処理を施した後、アナログ信号に変換して右用低域アナログ信号を生成し、  
 前方左アナログ信号に、左用低域アナログ信号を加えて、前方左スピーカ用アナログ信号を生成し、  
 前方右アナログ信号に、右用低域アナログ信号を加えて、前方右スピーカ用アナログ信号を生成することを特徴とする多チャンネル信号処理方法。  
 【発明の詳細な説明】

【0001】

【発明の技術分野】この発明は多チャンネル信号処理装置に関するものである。

【0002】

【従来の技術】図16に、従来の多チャンネル信号処理装置を示す。前方左デジタル信号FLは、遅延回路DL1によって所定時間遅延され、D/AコンバータDAC1によってアナログ信号に変換され、前方左アナログ信号L<sub>OUT</sub>として出力される。前方右デジタル信号FRは、遅延回路DL2によって所定時間遅延され、D/AコンバータDAC2によってアナログ信号に変換され、前方右アナログ信号R<sub>OUT</sub>として出力される。同様に、サラウンド左デジタル信号LS、サラウンド右デジタル信号RS、前方中央デジタル信号C、低域デジタル信号LFEは、それぞれ、遅延回路DL3、DL4、DL5、DL6、D/AコンバータDAC3、DAC4、DAC5、DAC6を介して、サラウンド左アナログ信号L<sub>SOUT</sub>、サラウンド右アナログ信号R<sub>SOUT</sub>、前方中央アナログ信号C<sub>OUT</sub>、低域アナログ信号SW<sub>OUT</sub>として出力される。

【0003】これら前方左アナログ信号L<sub>OUT</sub>、前方右アナログ信号R<sub>OUT</sub>、サラウンド左アナログ信号L<sub>SOUT</sub>、サラウンド右アナログ信号R<sub>SOUT</sub>、前方中央アナログ信号C<sub>OUT</sub>、低域アナログ信号SW<sub>OUT</sub>を、それぞれ、図17に示す、前方左スピーカL、前方右スピーカR、サラウンド左スピーカLS、サラウンド右スピーカRS、前方中央スピーカC、低域スピーカSWによって再生する。これにより、受聴者2は、臨場感のあるサラウンド音場を得ることができる。

【0004】図17に示すように、各スピーカL、R、LS、RS、C、SWが受聴者2に対して等しい距離に配置されていない場合には、遅延回路DL1、DL2、DL3、DL4、DL5、DL6によって遅延時間を設定し、距離差に基づく到達時間のずれを補償するようにしている。したがって、受聴者2に対する各スピーカの配置位置に拘わらず、最適な音場を得ることができる。

【0005】なお、低域スピーカSWを用いない場合には、図18に示すように、前方左アナログ信号L<sub>OUT</sub>、前方右アナログ信号R<sub>OUT</sub>に低域アナログ信号を加算し、前方左スピーカL、前方右スピーカRから低域信号を再生するようにしている。

【0006】また、図19に示すように、前方左デジタル信号FL、前方右デジタル信号FRに低域デジタル信号LFEを加算して、前方左スピーカL、前方右スピーカRから低域信号を再生する方法もある。

【0007】

【発明が解決しようとする課題】図18に示す方法では、低域デジタル信号について、遅延処理、アナログ変換処理を行った後、前方左アナログ信号、前方右アナログ信号に加算するようにしている。このため、図17B

に示すように、前方左スピーカL、前方右スピーカRからの距離が等しくない場合には、前方左スピーカLからの低域信号と前方右スピーカRからの低域信号との到達時間差を補償することができないという問題を生じる。

【0008】これに対し、図19に示すように、低域デジタル信号LFEを、前方左デジタル信号FL、前方右デジタル信号FRに加算するようにすれば、前方左スピーカLからの低域信号と前方右スピーカRからの低域信号との到達時間差を、遅延回路DAC1、DAC2によって補償することができる。しかしながら、図19の方法では、デジタル信号による加算処理を行っているので、次のような問題を生じる。フルスケールのデジタル信号を加算するとオーバーフローを生じる。このため、デジタルの加算処理では、2つのデジタル信号を加算する場合、デジタル信号の振幅値を1/2にした後、加算処理を行うようにしている。したがって、デジタル加算処理では、信号精度の低下、ノイズの増加という問題を生じる。

【0009】この発明は、上記のような問題点を解決し、スピーカの配置に応じた適切な到達時間補償を行うことができ、信号精度の低下、ノイズの増加を生じない多チャンネル信号処理装置を提供することを目的とする。

【0010】

【課題を解決するための手段および発明の効果】請求項1の多チャンネル信号処理装置および請求項8の多チャンネル信号処理方法は、前方左デジタル信号に対し、デジタル処理による遅延処理を施した後、アナログ信号に変換して前方左アナログ信号を生成し、前方右デジタル信号に対し、デジタル処理による遅延処理を施した後、アナログ信号に変換して前方右アナログ信号を生成し、低域デジタル信号から前方左スピーカ用に分離した左用低域デジタル信号に対し、デジタル処理による遅延処理を施した後、アナログ信号に変換して左用低域アナログ信号を生成し、低域デジタル信号から前方右スピーカ用に分離した右用低域デジタル信号に対し、デジタル処理による遅延処理を施した後、アナログ信号に変換して右用低域アナログ信号を生成し、前方左アナログ信号に、左用低域アナログ信号を加えて、前方左スピーカ用アナログ信号を生成し、前方右アナログ信号に、右用低域アナログ信号を加えて、前方右スピーカ用アナログ信号を生成することを特徴としている。

【0011】したがって、遅延処理によって、前方左スピーカから出力される低域信号の到達時間と、前方右スピーカから出力される低域信号の到達時間を合致させることができる。さらに、アナログ信号として加算を行っているため、信号精度の低下、ノイズの増加を防止することができる。

【0012】請求項2の多チャンネル信号処理装置は、少なくとも前方左デジタル信号、前方右デジタル信号、

低域デジタル信号、サラウンド左デジタル信号、サラウンド右デジタル信号を受けて、少なくとも前方左スピーカ、前方右スピーカ、低域再現能力が十分でないサラウンド左スピーカ、低域再現能力が十分でないサラウンド右スピーカによってこれらを再生するためのアナログ信号を生成するものであり、サラウンド左デジタル信号から低域成分を取り除いた信号に対し、デジタル処理による遅延処理を施すサラウンド左信号遅延手段と、サラウンド左信号遅延手段の出力を、アナログ信号に変換してサラウンド左アナログ信号を出力するサラウンド左信号変換手段と、サラウンド右デジタル信号から低域成分を取り除いた信号に対し、デジタル処理による遅延処理を施すサラウンド右信号遅延手段と、サラウンド右信号遅延手段の出力を、アナログ信号に変換してサラウンド右アナログ信号を出力するサラウンド右信号変換手段とを備え、サラウンド左デジタル信号の低域成分を抽出した信号を、左用低域デジタル信号に加算して、左用信号遅延手段に与え、サラウンド右デジタル信号の低域成分を抽出した信号を、右用低域デジタル信号に加算して、右用信号遅延手段に与えることを特徴としている。

【0013】したがって、サラウンド左スピーカ、サラウンド右スピーカの低域再現能力が十分でなく、サラウンド左信号、サラウンド右信号の低域成分を、前方左スピーカ、前方右スピーカから再生する場合であっても、到達時間のずれ、信号精度の低下、ノイズの増大を防止することができる。

【0014】請求項3の多チャンネル信号処理装置は、少なくとも前方左デジタル信号、前方中央デジタル信号、前方右デジタル信号、低域デジタル信号、サラウンド左デジタル信号、サラウンド右デジタル信号を受けて、少なくとも前方左スピーカ、低域再現能力が十分でない前方中央スピーカ、前方右スピーカ、低域再現能力が十分でないサラウンド左スピーカ、低域再現能力が十分でないサラウンド右スピーカによってこれらを再生するためのアナログ信号を生成するものであり、前方中央デジタル信号から低域成分を取り除いた信号に対し、デジタル処理による遅延処理を施す前方中央信号遅延手段と、前方中央信号遅延手段の出力を、アナログ信号に変換して前方中央アナログ信号を出力する前方中央信号変換手段と、を備え、前方中央デジタル信号の低域成分を抽出した信号から、前方左スピーカ用に分離した左用前方中央デジタル信号を、サラウンド左デジタル信号の低域成分を抽出した信号、左用低域デジタル信号に加算して、左用信号遅延手段に与え、前方中央デジタル信号の低域成分を抽出した信号から、前方右スピーカ用に分離した右用前方中央デジタル信号を、サラウンド右デジタル信号の低域成分を抽出した信号、右用低域デジタル信号に加算して、右用信号遅延手段に与えることを特徴としている。

【0015】したがって、前方中央スピーカの低域再現

能力が十分でなく、前方中央信号の低域成分を、前方左スピーカ、前方右スピーカから再生する場合であっても、到達時間のずれ、信号精度の低下、ノイズの増大を防止することができる。

【0016】請求項4の多チャンネル信号処理装置は、前方左デジタル信号、前方中央デジタル信号、前方右デジタル信号、サラウンド左デジタル信号、サラウンド右デジタル信号、低域デジタル信号のための、それぞれの入力ラインと、前方左デジタル信号ラインに接続された前方左信号遅延手段と、前方右デジタル信号ラインに接続された前方右信号遅延手段と、サラウンド左デジタル信号ラインに接続されたサラウンド左信号遅延手段と、サラウンド右デジタル信号ラインに接続されたサラウンド右信号遅延手段と、前方中央デジタル信号ラインに、スイッチ手段を介して接続された前方中央信号遅延手段と、低域デジタル信号ライン、前方中央信号ラインのそれぞれに、スイッチ手段を介して接続された低域／中央信号遅延手段と、前方左デジタル信号ライン、前方中央デジタル信号ライン、サラウンド左デジタル信号ラインのそれぞれに、スイッチ手段を介して接続された左用低域成分抽出手段と、左用低域成分抽出手段の出力、低域デジタル信号ラインのそれぞれに、スイッチ手段を介して接続された左用信号遅延手段と、前方右デジタル信号ライン、前方中央デジタル信号ライン、サラウンド右デジタル信号ラインのそれぞれに、スイッチ手段を介して接続された右用低域成分抽出手段と、右用低域成分抽出手段の出力、低域デジタル信号ラインのそれぞれに、スイッチ手段を介して接続された右用信号遅延手段と、前方左信号遅延手段の出力をアナログ信号に変換する前方左信号変換手段と、前方右信号遅延手段の出力をアナログ信号に変換する前方右信号変換手段と、サラウンド左信号遅延手段の出力をアナログ信号に変換するサラウンド左信号変換手段と、サラウンド右信号遅延手段の出力をアナログ信号に変換するサラウンド右信号変換手段と、前方中央信号遅延手段の出力をアナログ信号に変換する前方中央信号変換手段と、低域／中央信号遅延手段の出力をアナログ信号に変換する低域／中央信号変換手段と、左用信号遅延手段の出力をアナログ信号に変換する左用信号変換手段と、右用信号遅延手段の出力をアナログ信号に変換する右用信号変換手段と、前方左信号変換手段、前方右信号変換手段、サラウンド左信号変換手段、サラウンド右信号変換手段、前方中央信号変換手段、低域／中央信号変換手段、左用信号変換手段、右用信号変換手段からの各出力を加算して組み合わせ、前方左スピーカ用出力、前方右スピーカ用出力、サラウンド左スピーカ用出力、サラウンド右スピーカ用出力、前方中央スピーカ用出力、ウーファースピーカ用出力を生成する出力生成手段と、を備えており、上記各スピーカを使用するかどうか、使用するスピーカが十分な低域再現能力を有するかどうかに基づいて、前記各スイッチ手段

のオン・オフおよび出力生成手段における組み合わせを選択して、使用するスピーカに応じた適切な出力を得るようにしたことを特徴としている。

【0017】したがって、使用するスピーカの能力、個数に応じて、適切な出力を得ることができる。また、到達時間のずれ、信号精度の低下、ノイズの増大を防止することができる請求項5の多チャンネル信号処理装置は、さらに、中央左デジタル信号、中央右デジタル信号のための、それぞれの入力ラインを備え、中央左デジタル信号ラインを、スイッチ手段を介して、前方中央信号ラインまたは低域デジタル信号ラインに接続し、中央左デジタル信号ラインを、スイッチ手段を介して、左用低域成分抽出手段に接続し、中央右デジタル信号ラインを、スイッチ手段を介して、低域デジタル信号ラインまたは前方中央信号ラインに接続し、中央右デジタル信号ラインを、スイッチ手段を介して、右用低域成分抽出手段に接続し、出力生成手段に、さらに、中央左スピーカ用出力、中央右スピーカ用出力を設けたことを特徴としている。

【0018】したがって、さらに、中央左デジタル信号、中央右デジタル信号を含むデジタル信号を入力して、スピーカ用信号を生成することができる。

【0019】請求項6の多チャンネル信号処理装置は、出力生成手段が、中央左スピーカ用出力と第1のマルチソース出力を切り換え、中央右スピーカ用出力と第2のマルチソース出力を切り換えるものであることを特徴としている。

【0020】したがって、さらに、中央左スピーカ用出力、中央右スピーカ用出力とマルチソース出力とを切り換えて用いることができる。

【0021】請求項7の多チャンネル信号処理装置は、左用信号変換手段の出力に可変減衰手段を設け、右用信号変換手段の出力に可変減衰手段を設けたことを特徴としている。

【0022】したがって、各スイッチ手段の切り換えに基づく信号の選択状態に応じて、適切なゲインを設定することができる。

【0023】この発明において、「遅延手段」とは信号に遅延をもたらす手段をいい、実施形態では、遅延処理DL1～DL8がこれに該当する。

【0024】「変換手段」とはデジタル信号をアナログ信号に変換する手段をいい、実施形態では、D/AコンバータDAC1～DAC8がこれに該当する。

【0025】「低域成分抽出手段」とは信号の低域成分を抽出する手段をいい、実施形態では、ローパスフィルタLP1、LP2がこれに該当する。

【0026】

【発明の実施の形態】図1にこの発明の一実施形態による多チャンネル信号処理装置の全体構成を示す。この実施形態では、低域スピーカSWを用いずに、低域信号L

FEを、前方左スピーカL、前方右スピーカRから再生するようにしている。

【0027】前方左デジタル信号FL、前方右デジタル信号FR、サラウンド左デジタル信号SL、サラウンド右デジタル信号SR、前方中央デジタル信号Cは、それぞれ、前方左信号遅延手段DL1、前方右信号遅延手段DL2、サラウンド左信号遅延手段DL3、サラウンド右信号遅延手段DL4、前方中央信号遅延手段DL5によって所定の遅延処理が施される。その後、それぞれ、前方左信号変換手段DAC1、前方右信号変換手段DAC2、サラウンド左信号変換手段DAC3、サラウンド右信号変換手段DAC4、前方中央信号変換手段DAC5によってアナログ信号に変換される。

【0028】また、低域デジタル信号LFEは、左用信号遅延手段DL7と右用信号遅延手段DL8に与えられて、それぞれ独立した遅延時間が与えられる。左用信号遅延手段DL7、右用信号遅延手段DL8の出力は、それぞれ、左用信号変換手段DAC7、右用信号変換手段DAC8によってアナログ信号に変換される。

【0029】前方左信号変換手段DAC1からの前方左アナログ信号と、左用信号変換手段DAC7からの低域アナログ信号は、前方左スピーカ用信号生成手段2によってアナログ信号として加算され、前方左スピーカ信号L<sub>OUT</sub>とされる。同様に、前方右信号変換手段DAC2からの前方右アナログ信号と、右用信号変換手段DAC8からの低域アナログ信号は、前方右スピーカ用信号生成手段4によってアナログ信号として加算され、前方右スピーカ信号R<sub>OUT</sub>とされる。したがって、低域信号は、前方左スピーカLおよび前方右スピーカRから出力され、低域スピーカSWが用意できない場合であっても、低域信号を再生することができる。また、低域デジタル信号LFEを左用信号と右用信号に分離し、それぞれ、独立した遅延手段DL7、DL8を設けているので、図17Bに示すように、前方左スピーカL、前方右スピーカRとの距離が異なる場合であっても、低域信号の到達時間差を補償することができる。さらに、前方左アナログ信号と低域アナログ信号との加算、前方右アナログ信号と低域アナログ信号との加算をアナログ信号として処理しているので、デジタル信号による加算の場合のような精度低下がない。

【0030】図2に、他の実施形態による多チャンネル信号処理装置の全体構成を示す。この実施形態では、サラウンド左スピーカLS、サラウンド右スピーカRSが、十分な低域再現能力を持っていないため、サラウンド左信号SL、サラウンド右信号SRの低域成分を、前方左スピーカL、前方右スピーカRから再生するようにしている。

【0031】サラウンド左デジタル信号SL、サラウンド右デジタル信号SRは、それぞれ、低域除去手段HP3、HP4によって低域成分を除去した後、サラウンド

左信号遅延手段DL3、サラウンド右信号遅延手段DL4に与えられる。したがって、サラウンド左スピーカLS、サラウンド右スピーカRSには、低域成分を含まないサラウンド信号が与えられる。

【0032】また、サラウンド左デジタル信号SL、サラウンド右デジタル信号SRは、それぞれ、低域抽出手段LP3、LP4によって低域成分を抽出した後、加算手段6、8によって、低域デジタル信号LFEと加算される。したがって、サラウンド左信号、サラウンド右信号の低域成分は、前方左スピーカL、前方右スピーカRから再生される。

【0033】図3に、他の実施形態による多チャンネル信号処理装置の全体構成を示す。この実施形態では、前方中央スピーカCが、十分な低域再現能力を持っていないため、前方中央デジタル信号Cの低域成分を、前方左スピーカL、前方右スピーカRから再生するようにしている。

【0034】前方中央デジタル信号Cは、低域除去手段HP5によって低域を除去し、前方中央信号遅延手段DL5に与えられる。したがって、前方中央スピーカCからは、低域成分の除去された前方中央信号が再生される。

【0035】また、前方中央デジタル信号Cは、低域抽出手段LP3、LP4によって低域を抽出し、左用信号と右用信号に分離されて、それぞれ、加算手段6、8によって加算された後、左用信号遅延手段DL7、右用信号遅延手段DL8に与えられる。したがって、前方中央信号の低域成分は、前方左スピーカL、前方右スピーカRから再生される。

【0036】図4、図5に、図1～図3に示す多チャンネル信号処理装置を、DSPを用いて実現した場合のハードウェア構成を示す。図4のI～IXは、それぞれ、図5のI～IXに接続されている。なお、デジタル処理部10は、デジタルシグナルプロセッサによる処理内容を示すシグナルフローとして表した。

【0037】デジタル処理部10の実際のハードウェア構成は、図6に示すとおりである。デジタル信号FL、FR、LS、RS、C、LFEは、サラウンドエンコードされたデジタルビットストリームまたはアナログ信号をA/D変換器によってデジタル化したデータを、マルチチャンネル・サラウンドデコーダ（図示せず）に入力して、デコードを行うことによって得られる。これら信号は、デジタルシグナルプロセッサ（DSP）58に与えられる。マルチチャンネル・サラウンドデコーダは、DSP58と別個にしても良いし、DSP58に内蔵させても良い。

【0038】DSP58は、メモリ56に記憶されたプログラムにしたがって、このデジタルデータに対する加算、フィルタリング、遅延等の処理を行い、DAC1～DAC8に対する出力を生成する。

【0039】なお、メモリ54へのプログラムの格納等の処理は、マイクロプロセッサ54によって行う。このプログラムは、ROM等に予め焼き付けられたものであってもよく、CD-ROM等の他の記録媒体からインストールされたものであっても良い。

【0040】操作部50は、操作者による操作入力を受けるものである。また、表示部52は、液晶表示装置等の操作入力の内容等を表示するものである。図10に、表示部52における表示例を示す。各スピーカがLARGE（低域まで再現できるスピーカ）、SMALL（低域の再現能力の低いスピーカ）、NONE（使用しない）の何れであるかを、操作部50の操作にしたがって選択することができる。また、サブウーファについては、YES（使用する）か、NO（使用しない）かを選択することができる。

【0041】また、各スピーカから受聴者2までの距離を操作部50の操作に従って入力することができるようになっている。図10に示す例では、前方左スピーカLが「LARGE」であって受聴者2から10m離れていること、前方右スピーカRが「LARGE」であって受聴者2から9m離れていること、前方中央スピーカCが「LARGE」であって受聴者2から9m離れていること、サラウンド左スピーカLSが「LARGE」であって受聴者2から8m離れていること、サラウンド右スピーカRSが「LARGE」であって受聴者2から9m離れていること、サブウーファSWを使用しないことが示されている。つまり、図1に示すような構成に対応するスピーカの使用状況である。

【0042】図4、図5においては、操作部50からの入力に対応して、MPUが各スイッチS2～S58を切り換えることにより、図1～図3に示す態様を変えることができるようになっている。たとえば、図7、図8に示すのとおり各スイッチS2～S58を切り換えれば、図1のような構成が実現できる。

【0043】前方左アナログ信号FL、前方右アナログ信号FR、サラウンド左アナログ信号LS、サラウンド右アナログ信号RS、前方中央アナログ信号C、低域アナログ信号LFEは、それぞれ、前方左アナログ信号ライン80、前方右アナログ信号ライン82、サラウンド左アナログ信号ライン84、サラウンド右アナログ信号ライン86、前方中央アナログ信号ライン88、低域アナログ信号ライン90に接続されている。

【0044】なお、図4、図5において、LP4、LP6、LP7、LP8、LP9、LP10、LP11、LP13、LP14は、ノイズ除去のためのローパスフィルタである。また、加算器24～34は、それぞれ、増幅器Q1～Q6を備えており、アナログ信号を加算するためのものである。

【0045】低域デジタル信号LFEは、遅延処理DL7、D/AコンバータDAC7、ローパスフィルタLP



13によって処理された後、左用低域信号としてアッテネータVR9に与えられる。また、低域デジタル信号LFEは、遅延処理DL8、D/AコンバータDAC8、ローパスフィルタLP14によって処理された後、右用低域信号としてアッテネータVR10に与えられる。

【0046】遅延処理DL1～DL8は、操作部50から入力された距離に応じた遅延処理を施し、各スピーカから受聴者2に到達する時間を同じにする。たとえば、各スピーカのうち、最も遠くにあるスピーカに合致するように、他のスピーカの遅延時間を決定すればよい。

【0047】アッテネータVR9、VR10は、使用するスピーカの数、種類（低域まで再生可能かどうか）に応じて、加算処理12、14、16、18におけるスケール値に対応したアッテネート量になるよう、アッテネート量制御回路20によって制御される。

【0048】アッテネータVR9の出力は加算器24の抵抗R42に与えられ、アッテネータVR10の出力は加算器26の抵抗R47に与えられる。加算器24の加算時の比は、抵抗R39～R42によって決定される。また、加算器26の加算時の比は、抵抗R44～R47によって決定される。この加算時の比は、使用するスピーカの数、種類（低域まで再生可能かどうか）に応じて決定される。抵抗R42、抵抗R47は、切換態様Φに合致する加算比となるような抵抗値に設定されている。なお、他の加算器28～34についても、抵抗R48～R60によって加算比が決定される、また、この加算比は、使用するスピーカの数、種類（低域まで再生可能かどうか）に応じて決定される。

【0049】切換態様Φでは、加算器24において、DAC1、LP4からの前方左信号と左用低域信号が加算される。この加算器24の出力は、ボリュームVR1、増幅器Q7を介して、前方左スピーカ用信号L<sub>OUT</sub>として出力される。なお、この実施形態では、加算器24、ボリュームVR1、増幅器Q7によって前方左スピーカ信号生成手段2が構成されている。

【0050】また、加算器26において、DAC2、LP6からの前方右信号と右用低域信号が加算される。この加算器26の出力は、ボリュームVR2、増幅器Q8を介して、前方右スピーカ用信号R<sub>OUT</sub>として出力される。なお、この実施形態では、加算器26、ボリュームVR2、増幅器Q8によって前方右スピーカ信号生成手段4が構成されている。

【0051】上記のようにして前方左スピーカ用信号L<sub>OUT</sub>、前方右スピーカ用信号R<sub>OUT</sub>が生成される。

【0052】サラウンド左デジタル信号SLは、遅延処理DL3、D/AコンバータDAC3、ノイズ除去のためのローパスフィルタLP7を介して、サラウンド左アナログ信号として加算器28の抵抗R48に与えられる。接続形態Φにおいては、スイッチS40がオフであるから、加算器28からはサラウンド左アナログ信号が

そのまま出力される。加算器28の出力は、ボリュームVR3、増幅器Q9を介して、サラウンド左スピーカ用信号LS<sub>OUT</sub>として出力される。

【0053】サラウンド右デジタル信号SRは、遅延処理DL4、D/AコンバータDAC4、ノイズ除去のためのローパスフィルタLP8を介して、サラウンド右アナログ信号として加算器30の抵抗R51に与えられる。接続形態Φにおいては、スイッチS43がオフであるから、加算器30からはサラウンド右アナログ信号がそのまま出力される。加算器30の出力は、ボリュームVR4、増幅器Q10を介して、サラウンド右スピーカ用信号RS<sub>OUT</sub>として出力される。

【0054】中央デジタル信号Cは、スイッチ処理S2、S24を通して、遅延処理DL5、D/AコンバータDAC5、ノイズ除去のためのローパスフィルタLP9を介して、中央アナログ信号として加算器32の抵抗R53に与えられる。接続形態Φにおいては、スイッチS45、S46、S47がオフであるから、加算器32からは中央アナログ信号がそのまま出力される。加算器32からの出力は、ボリュームVR5、増幅器Q11を介して、サラウンド右スピーカ用信号C<sub>OUT</sub>として出力される。

【0055】以上のようにして、図1に示す回路が実現される。また、図2に示す回路は図7、図8の接続形態Φによって、図3に示す回路は接続形態Φによって実現される。また、これら以外の接続形態も、スイッチS2～S58を切り換えることにより実現できる。

【0056】図9に、使用するスピーカの種類による上記スイッチS2～S58の切り換え態様を示す。図において、スピーカセッティング欄のFL/FR、C、SL/SR、SWは、それぞれ、前方スピーカ、前方中央スピーカ、サラウンドスピーカ、サブウーファスピーカを示す。各スピーカについて、Lは低域再現能力のあるスピーカ、Sは低域再現能力に乏しいスピーカ、Nは当該スピーカなしを示す。また、サブウーファについては、Yは使用すること、Nは使用しないことを示す。

【0057】各スピーカの使用態様に対応して、各スイッチS51、S56、S52、S57、S53、S58、S39、S42、S40、S43、S44、S45、S46、S47、S48、S49の切り換え態様を示している。“TURE”はオンを示し、“FALSE”はオフを示す。

【0058】なお、図9において、設定の有効性の欄は、入力されたスピーカの組み合わせが適切であるかどうかを示す。“TRUE”は適切、“FALSE”は不適切を示す。たとえば、全てのスピーカについてSを入力した場合には、低域を再生するスピーカがないので“FALSE”となる。“FALSE”の場合には、表示部52において、「低域を再生するスピーカがありません」等の警告を表示するようにする。

【0059】このように、図4、図5の実施形態によれば、使用するスピーカの種類やスピーカ使用の有無に応じて、低域再生能力の十分でないスピーカに与える信号から抽出した低域信号を、低域再生能力のあるスピーカに与えて低域を再生することができるようになっている。また、その際に、左用デジタル信号と右用デジタル信号に分離して、それぞれの信号につき独立してデジタルによる遅延処理を施した後、左用アナログ信号と右用アナログ信号に変換している。さらに、アナログ信号として加算処理を行うようにしている。

【0060】したがって、使用するスピーカの能力、個数に応じて、適切な出力を得ることができる。また、到達時間のずれ、信号精度の低下、ノイズの増大を防止することができる図11、図12に、他の実施形態による多チャンネル信号処理装置を示す。前方左アナログ信号LCのための前方左アナログ信号ライン92、前方右アナログ信号RCのための前方右アナログ信号ライン94が設けられている。この実施形態では、アッテネータVR9、VR10を用いずに、それぞれの切り換え態様に応じて加算器36～46の抵抗RF4、RF5、RF11、RF9、RF10、RS2、RS4、RC2、RC3、RSM1、RSM2、RSM3、RSM4を選択することによって、アッテネーション値を変えるようにしている。

【0061】また、この実施形態では、図13に示すように中央左スピーカLC、中央右スピーカRCを加えたMPEG7.1チャンネル構成にも対応できるようになっている。中央左デジタル信号LC、中央右デジタル信号RCのための入力端子、中央左スピーカ用信号、中央右スピーカ用信号のための出力端子MULTI/LC<sub>OUT</sub>、MULTI/RC<sub>OUT</sub>が設けられている。

【0062】図14、図15に、使用するスピーカと各スイッチS1～S65の切換態様、DSP内でのHPFのオン/オフ、スケージング値を一覧表にして示す。

【0063】「DSP内部でのHPF」の欄において、項目FL/FRは前方信号FL、FRのためのハイパスフィルタHP1、HP2をオン(TRUE)にするかオフ(FALSE)にするか、項目Cは前方中央信号CのためのハイパスフィルタHP5をオン(TRUE)にするかオフ(FALSE)にするか、項目LS/RSはサラウンド信号LS、RSのためのハイパスフィルタHP3、HP4をオン(TRUE)にするかオフ(FALSE)にするか、項目LC/RCは中央左右信号LC、RCのためのハイパスフィルタHP6、HP7をオン(TRUE)にするかオフ(FALSE)にするかを示している。

【0064】さらに、この実施形態では、スイッチS58、S59のオン・オフを制御することにより、増幅器Q15からの出力を、中央左スピーカ用信号LC<sub>OUT</sub>とマルチソース左信号MULTSLに切り換えることができるようになっている。同様に、スイッチS64、S6

5のオン・オフを制御することにより、増幅器Q16からの出力を、中央右スピーカ用信号RC<sub>OUT</sub>とマルチソース右信号MULTSRに切り換えることができるようになっている。したがって、ボリュームR14、R15、増幅器Q15、Q16をこれらの信号で共用することができる。また、マルチソース端子MULTSL、MULTSRにアナログ信号を与え、出力をマルチソースに切り換えれば、各スピーカ用信号L<sub>OUT</sub>、R<sub>OUT</sub>、LS<sub>OUT</sub>、RS<sub>OUT</sub>、C<sub>OUT</sub>、SW<sub>OUT</sub>とは独立した信号を出力端子MULTI/LC<sub>OUT</sub>、MULTI/RC<sub>OUT</sub>から出力させることができる。

#### 【図面の簡単な説明】

【図1】この発明の一実施形態による多チャンネル音声信号処理装置の全体構成を示す図である。

【図2】この発明の他の実施形態による多チャンネル音声信号処理装置の全体構成を示す図である。

【図3】この発明の他の実施形態による多チャンネル音声信号処理装置の全体構成を示す図である。

【図4】図1の多チャンネル音声信号処理装置をDSPを用いて実現した場合のハードウェア構成ならびにシグナルフローを示す図である。

【図5】図1の多チャンネル音声信号処理装置をDSPを用いて実現した場合のハードウェア構成を示す図である。

【図6】DSP部分のハードウェア構成を示す図である。

【図7】各スイッチS2～S58の切り換え態様を示す図である。

【図8】各スイッチS2～S58の切り換え態様を示す図である。

【図9】使用するスピーカの種類、スピーカ使用の有無と、各スイッチS2～S58の切り換え態様との関係を示す図である。

【図10】表示部52における表示例を示す図である。

【図11】他の実施形態による多チャンネル音声信号処理装置をDSPを用いて実現した場合のハードウェア構成ならびにシグナルフローを示す図である。

【図12】他の実施形態による多チャンネル音声信号処理装置をDSPを用いて実現した場合のハードウェア構成を示す図である。

【図13】MPEG7.1チャンネルにおけるスピーカの配置を示す図である。

【図14】使用するスピーカの種類、スピーカ使用の有無と、各スイッチS2～S58の切り換え態様との関係を示す図である。

【図15】使用するスピーカの種類、スピーカ使用の有無と、各スイッチS2～S58の切り換え態様との関係を示す図である。

【図16】従来の多チャンネル音声信号処理装置の回路構成を示す図である。

【図17】スピーカの配置を示す図である。

【図18】従来の多チャンネル音声信号処理装置の回路構成を示す図である。

【図19】従来の多チャンネル音声信号処理装置の回路構成を示す図である。

【符号の説明】

2・・・前方左スピーカ用信号生成手段

4・・・前方右スピーカ用信号生成手段

6、8・・・加算手段

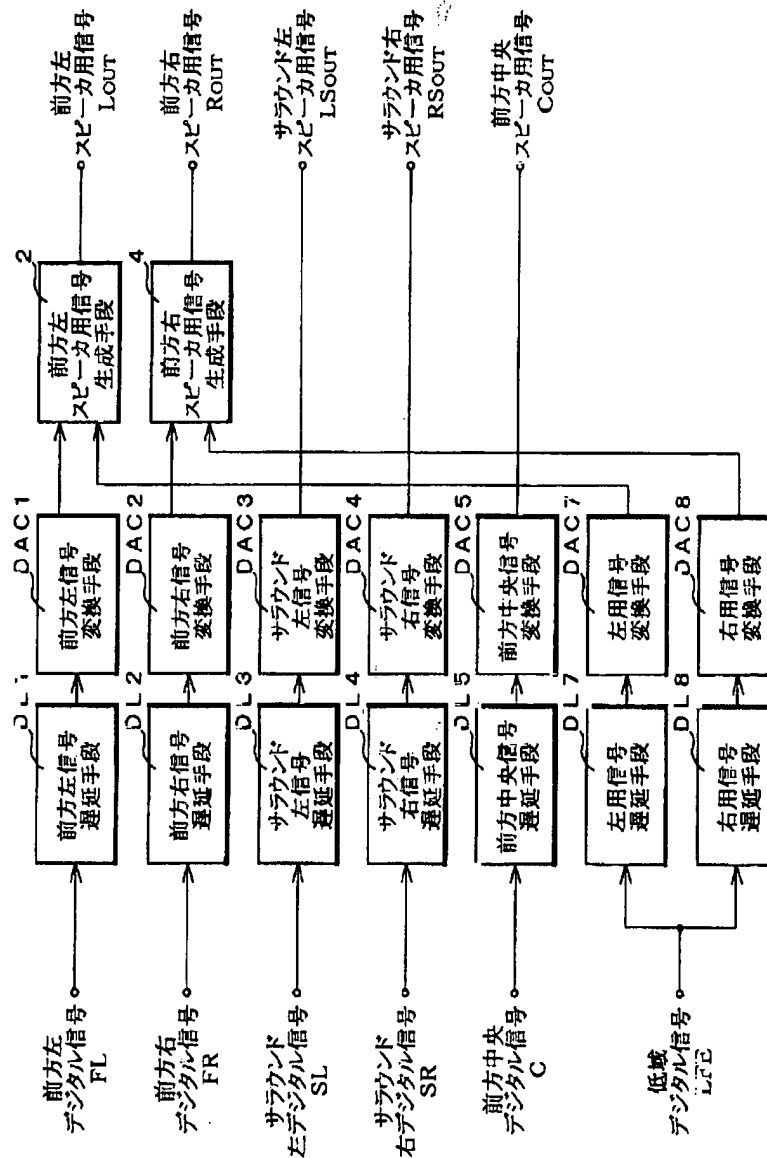
DL7・・・左用信号遅延手段

DL8・・・右用信号遅延手段

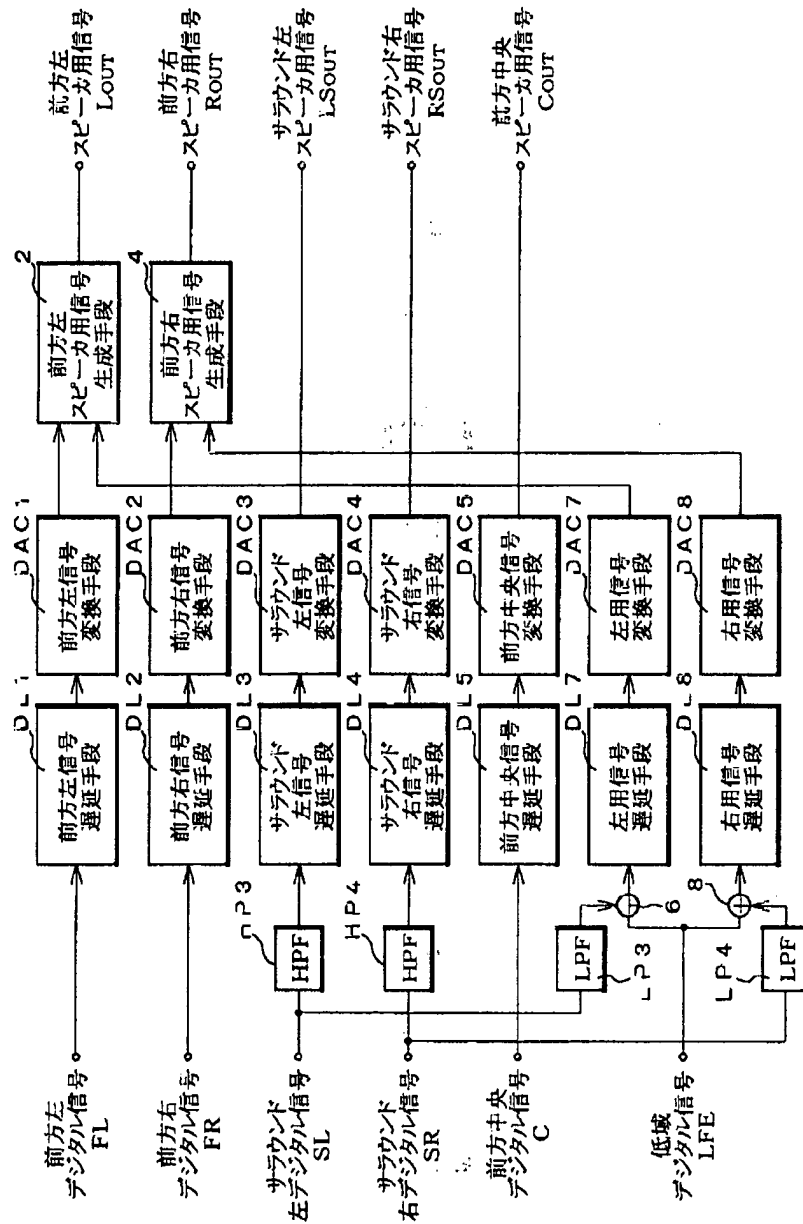
DAC7・・・左用信号変換手段

DAC8・・・右用信号変換手段

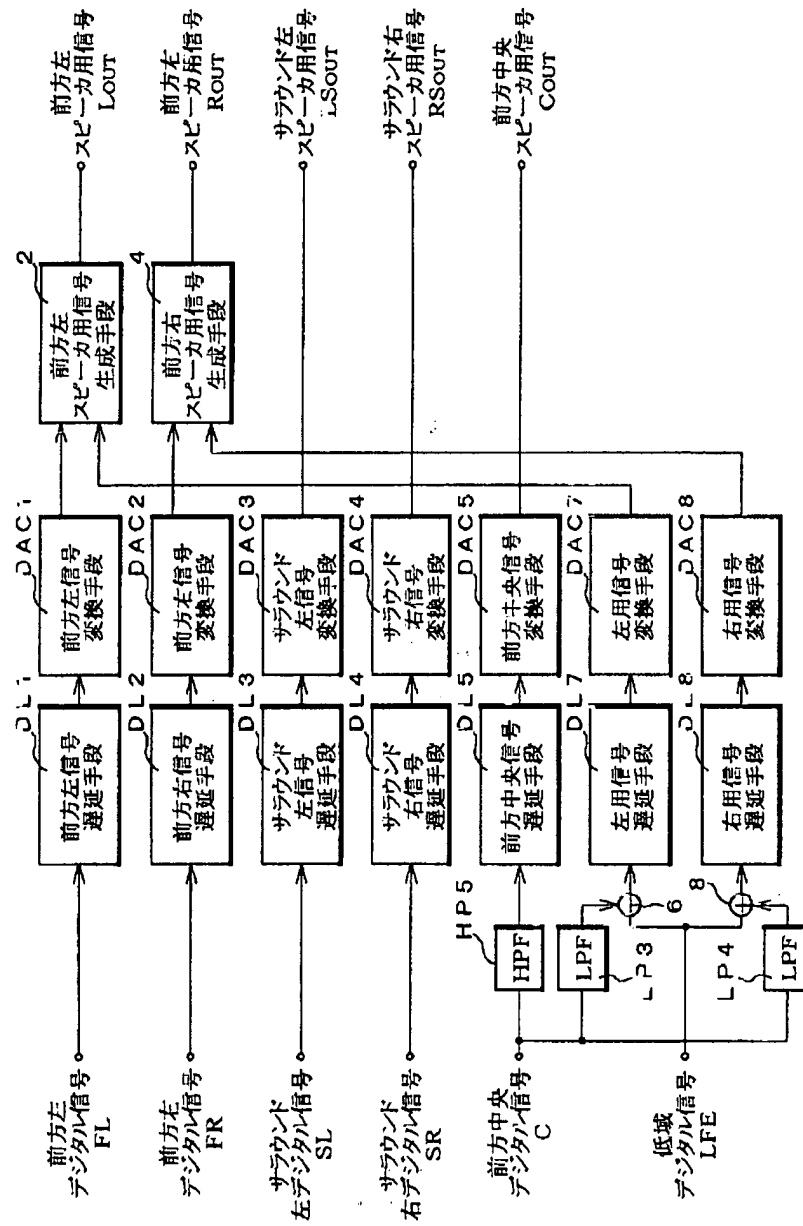
【図1】



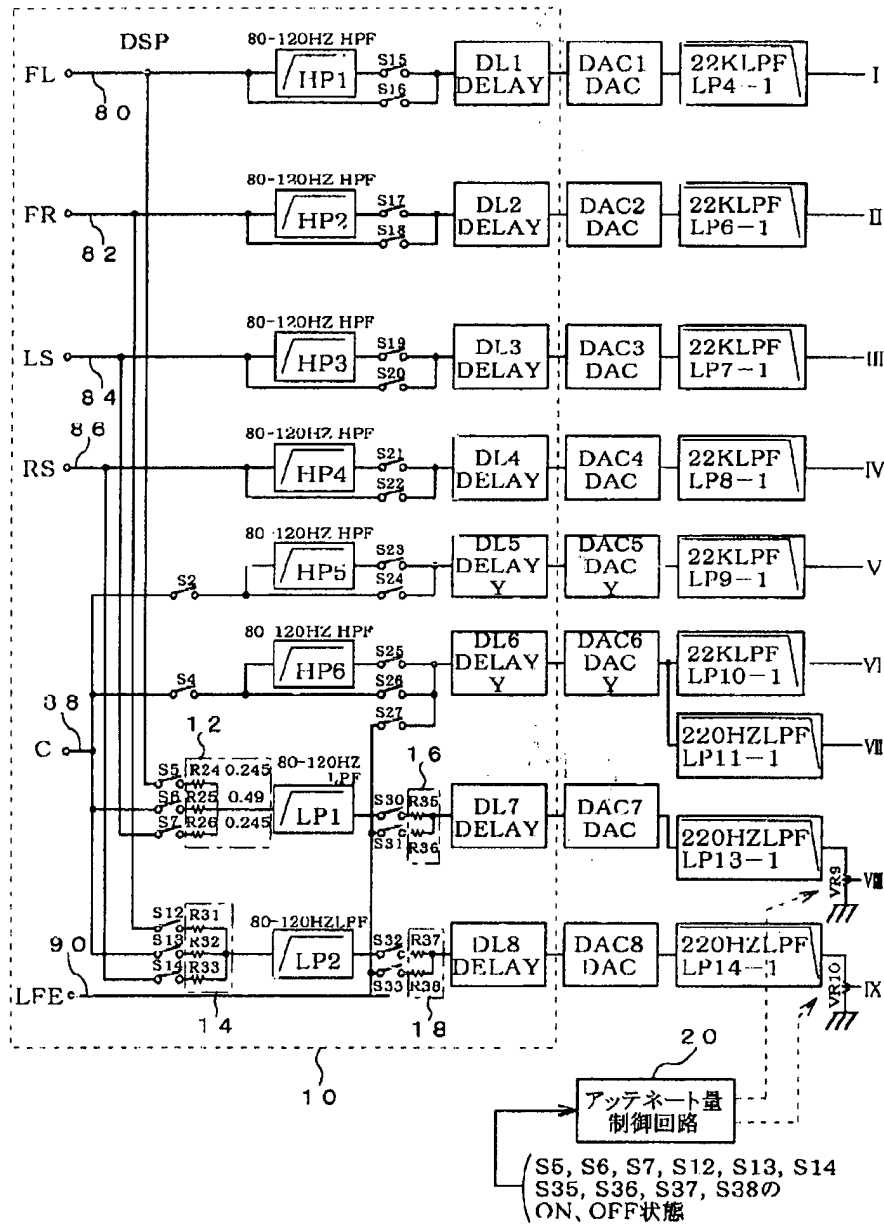
【図2】



【図3】



【図4】



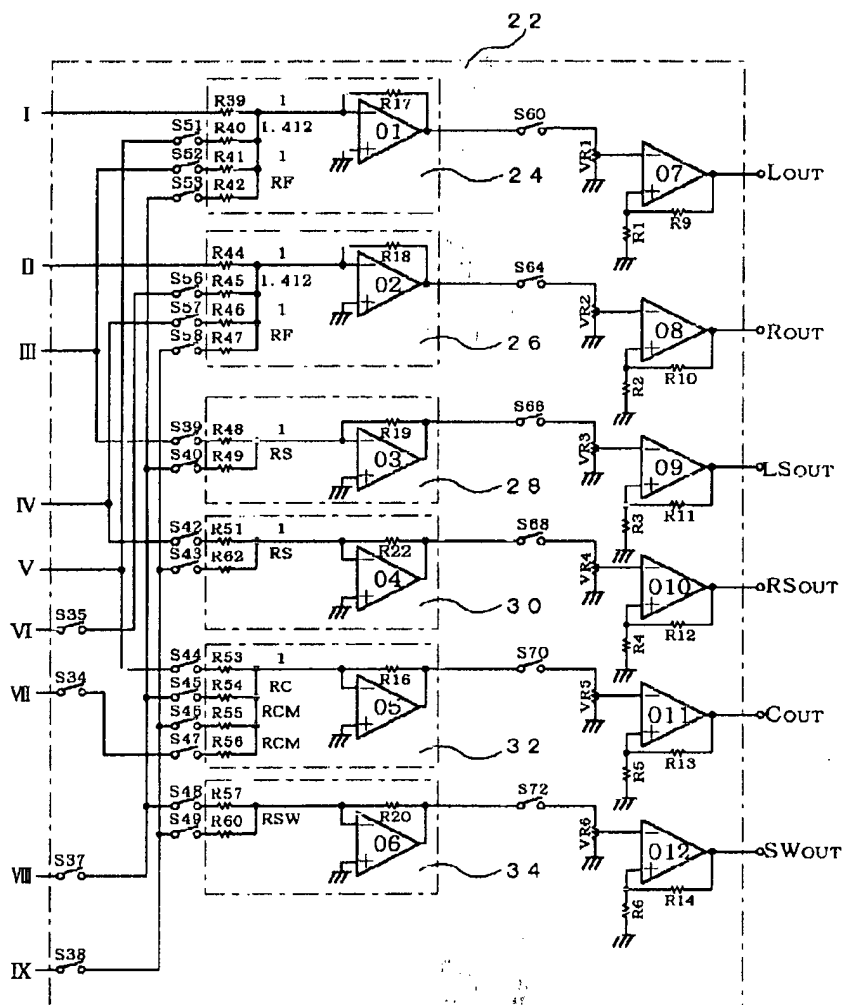
【図7】

	①	②	③
S2	ON	ON	OFF
S4	OFF	OFF	OFF
S5	OFF	OFF	OFF
S6	OFF	OFF	ON
S7	OFF	ON	OFF
S12	OFF	OFF	OFF
S13	OFF	OFF	ON
S14	OFF	ON	OFF
S15	OFF	OFF	OFF
S16	ON	ON	ON
S17	OFF	OFF	OFF
S18	ON	ON	ON
S19	OFF	ON	OFF
S20	ON	OFF	ON
S21	OFF	ON	OFF
S22	ON	OFF	ON
S23	OFF	OFF	OFF
S24	ON	ON	OFF
S25	OFF	OFF	OFF
S26	OFF	OFF	OFF
S27	OFF	OFF	OFF
S30	OFF	OFF	ON
S31	ON	ON	ON
S32	OFF	OFF	ON
S33	ON	ON	ON
S34	OFF	OFF	OFF
S35	OFF	OFF	OFF
S37	ON	ON	ON
S38	ON	ON	ON

【図8】

	①	②	③
S35	ON	ON	ON
S40	OFF	OFF	OFF
S42	ON	ON	ON
S43	OFF	OFF	OFF
S44	ON	ON	OFF
S45	OFF	OFF	ON
S46	OFF	OFF	ON
S47	OFF	OFF	OFF
S48	OFF	OFF	OFF
S49	OFF	OFF	OFF
S50	OFF	OFF	OFF
S51	OFF	OFF	OFF
S52	OFF	OFF	OFF
S53	ON	ON	ON
S56	OFF	OFF	OFF
S57	OFF	OFF	OFF
S58	ON	ON	ON

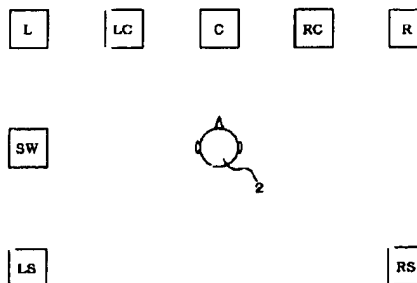
【図5】



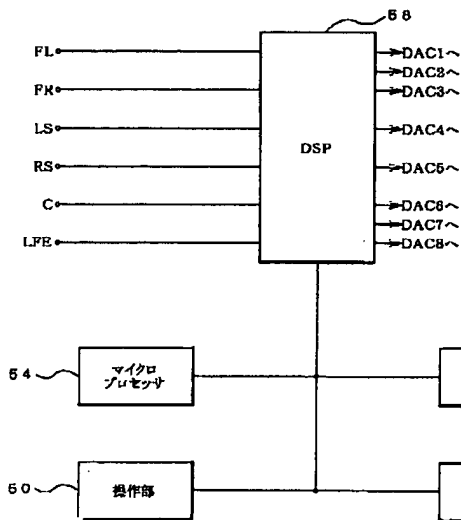
【図10】

	スピーカーの種類			距離
フロントSP	<b>LARGE</b>	SMALL	NONE	L 10m R 10m
センターSP	<b>LARGE</b>	SMALL	NONE	9m
サラウンドSP	<b>LARGE</b>	SMALL	NONE	L 8m R 9m
サブウーフィ	YRS		<b>NO</b>	—

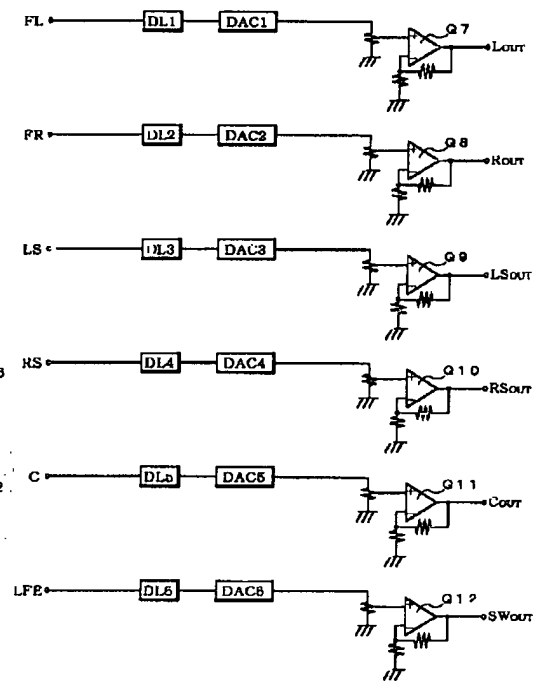
【图13】



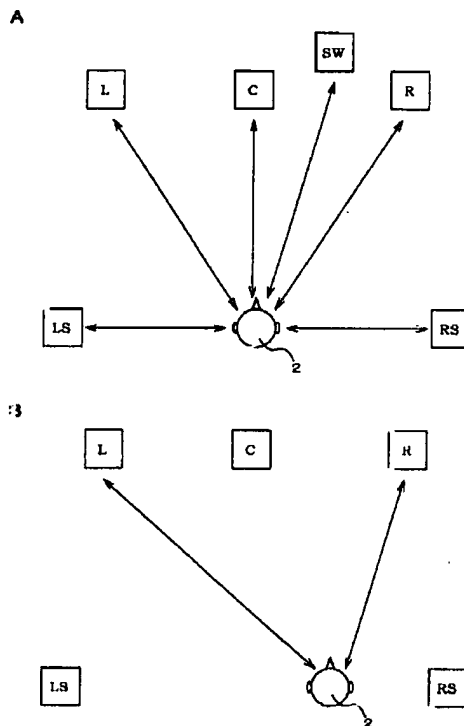
【図6】



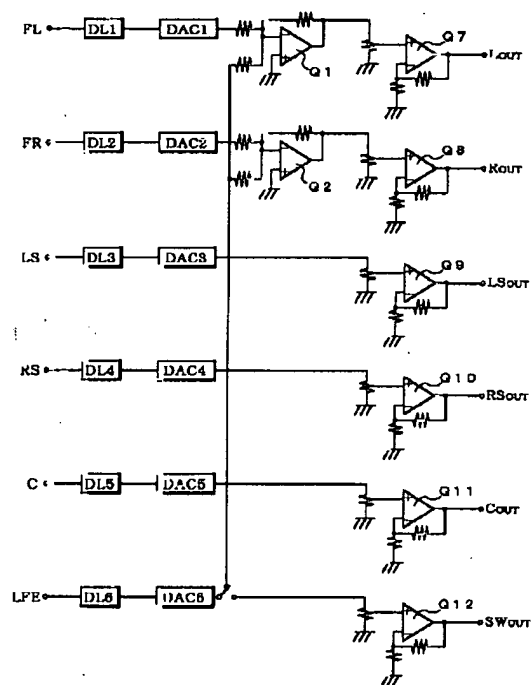
【図16】



【図17】



【図18】



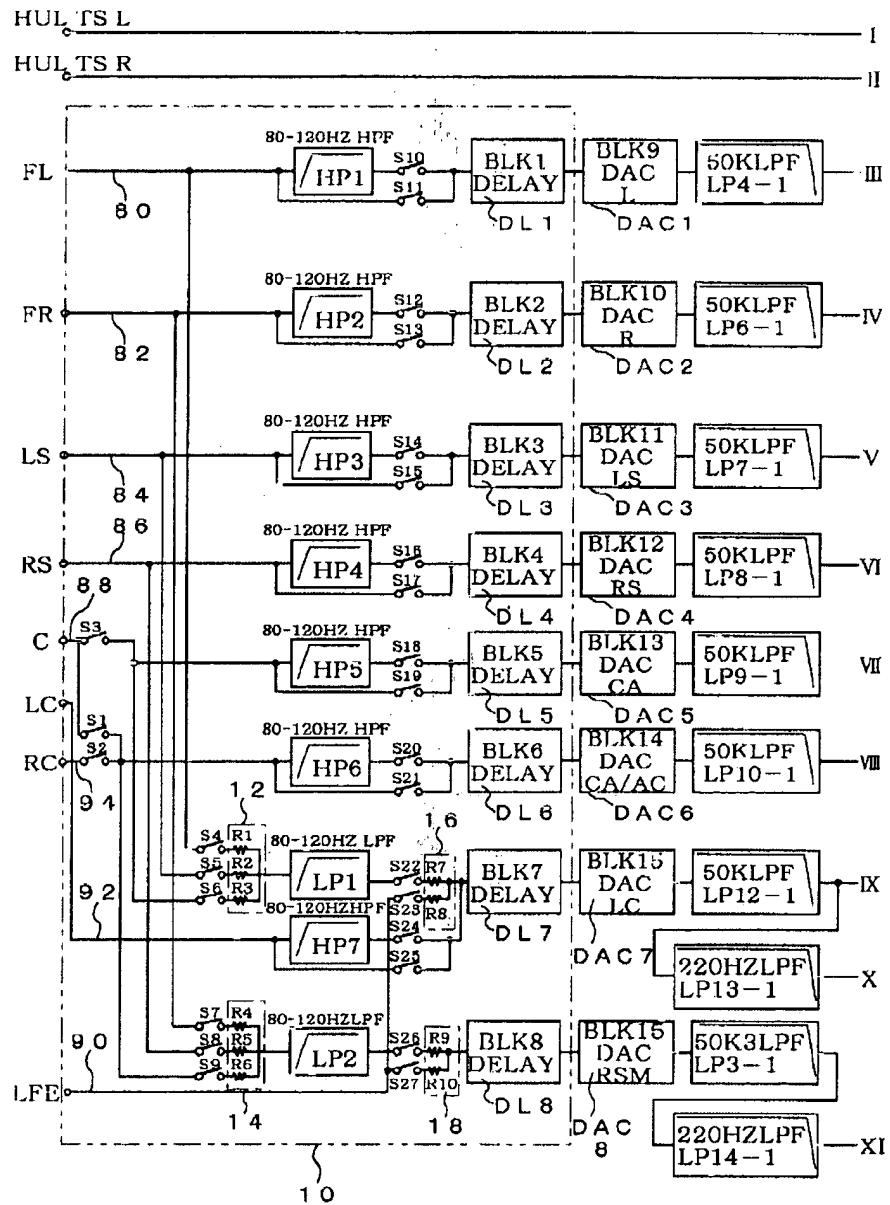


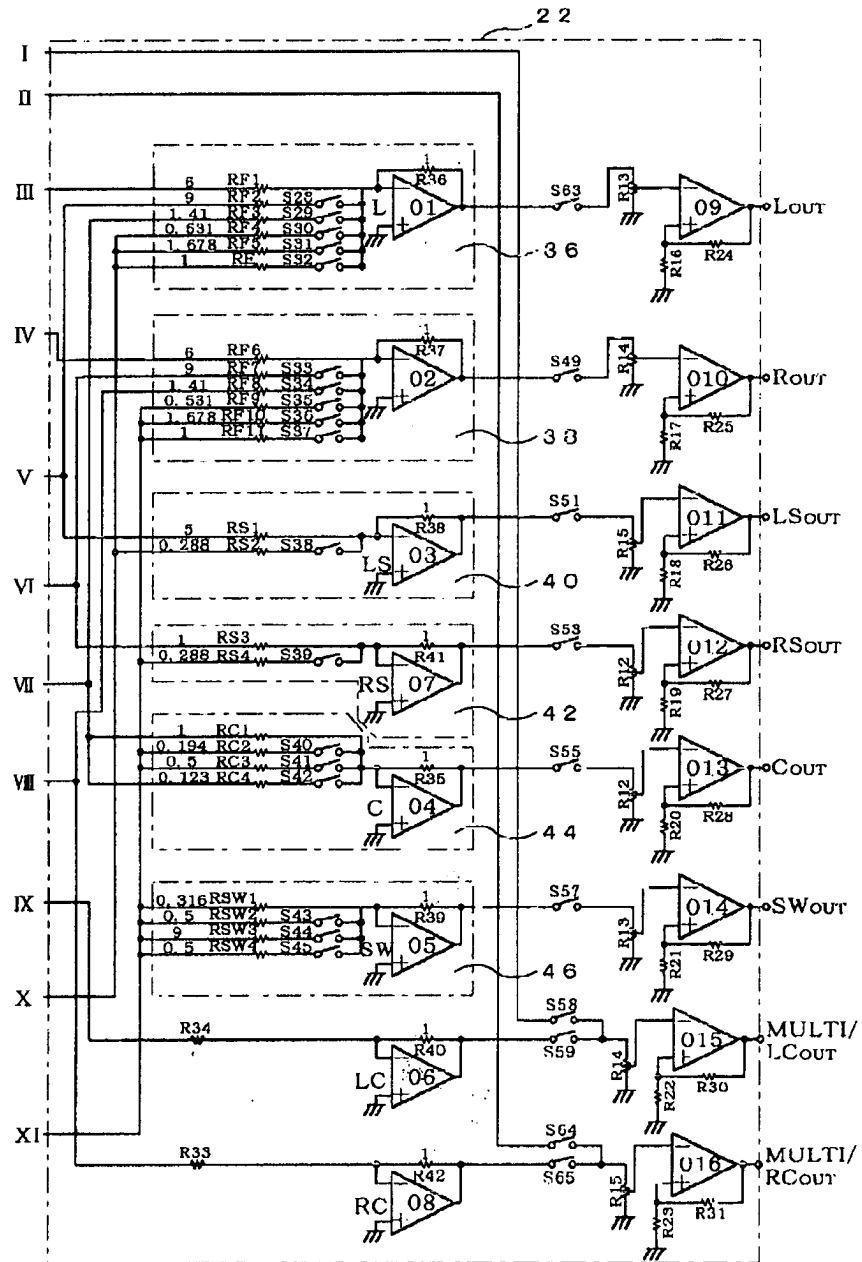
【図9】

SW切り替え対応テーブル

設定の有効性	スピーカセッティング		FRONT DWN MIX			SUR DOWN MIX			C DOWN MIX			SW	
	FL/FR	C	SL/SR	SW	C	SUR	LF	SUT	LF	C	S44	LF	LF3CH
TRUE	L	L	L	Y	\$51.56	\$52.57	\$53.58	TRUE	\$40.43	C	S44	\$45.46	S47
TRUE	L	L	S	Y	FALSE	FALSE	FALSE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	L	L	N	Y	FALSE	TRUE	FALSE	FALSE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	L	S	L	Y	FALSE	FALSE	FALSE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	L	S	S	Y	FALSE	FALSE	FALSE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	L	S	N	Y	FALSE	TRUE	FALSE	FALSE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	L	N	L	Y	TRUE	FALSE	FALSE	TRUE	FALSE	FALSE	FALSE	FALSE	FALSE
TRUE	L	N	S	Y	TRUE	FALSE	FALSE	TRUE	FALSE	FALSE	FALSE	FALSE	FALSE
TRUE	L	N	N	Y	TRUE	FALSE	FALSE	FALSE	FALSE	FALSE	TRUE	FALSE	FALSE
TRUE	S	L	L	Y	FALSE	FALSE	FALSE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	S	L	S	Y	FALSE	FALSE	FALSE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	S	L	N	Y	FALSE	TRUE	FALSE	FALSE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	S	S	L	Y	FALSE	FALSE	FALSE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	S	S	S	Y	FALSE	FALSE	FALSE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	S	N	L	Y	FALSE	FALSE	FALSE	TRUE	FALSE	FALSE	FALSE	FALSE	FALSE
TRUE	S	N	S	Y	FALSE	FALSE	FALSE	FALSE	FALSE	FALSE	FALSE	FALSE	FALSE
TRUE	S	N	N	Y	FALSE	TRUE	FALSE	FALSE	FALSE	FALSE	TRUE	FALSE	FALSE
TRUE	L	L	L	N	FALSE	FALSE	TRUE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	L	L	S	N	FALSE	FALSE	TRUE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	L	L	N	N	FALSE	TRUE	FALSE	FALSE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	L	S	L	N	FALSE	FALSE	TRUE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	L	S	S	N	FALSE	FALSE	TRUE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	L	S	N	N	FALSE	TRUE	FALSE	FALSE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	L	N	L	N	FALSE	FALSE	TRUE	TRUE	FALSE	FALSE	TRUE	FALSE	FALSE
TRUE	L	N	S	N	FALSE	FALSE	TRUE	TRUE	FALSE	FALSE	TRUE	FALSE	FALSE
TRUE	L	N	N	N	FALSE	TRUE	FALSE	FALSE	FALSE	FALSE	TRUE	FALSE	FALSE
TRUE	S	L	L	N	FALSE	FALSE	FALSE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	S	L	S	N	FALSE	FALSE	FALSE	TRUE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	S	L	N	N	FALSE	TRUE	FALSE	FALSE	FALSE	TRUE	TRUE	FALSE	FALSE
TRUE	S	N	L	N	FALSE	FALSE	FALSE	TRUE	FALSE	FALSE	TRUE	FALSE	FALSE
TRUE	S	N	S	N	FALSE	FALSE	FALSE	TRUE	FALSE	FALSE	TRUE	FALSE	FALSE
TRUE	S	N	N	N	FALSE	TRUE	FALSE	FALSE	FALSE	FALSE	TRUE	FALSE	FALSE
FALSE	S	N	L	N	FALSE	FALSE	FALSE	TRUE	FALSE	FALSE	FALSE	FALSE	FALSE
FALSE	S	N	S	N	FALSE	FALSE	FALSE	TRUE	FALSE	FALSE	FALSE	FALSE	FALSE
FALSE	S	N	N	N	FALSE	TRUE	FALSE	TRUE	FALSE	FALSE	FALSE	FALSE	FALSE

【図11】









【図 1.9】

